

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-198637

(43)Date of publication of application : 12.07.2002

(51)Int.Cl.

H05K 3/34

H05K 1/02

H05K 3/46

(21)Application number : 2000-396624

(71)Applicant : KYOCERA CORP

(22)Date of filing : 27.12.2000

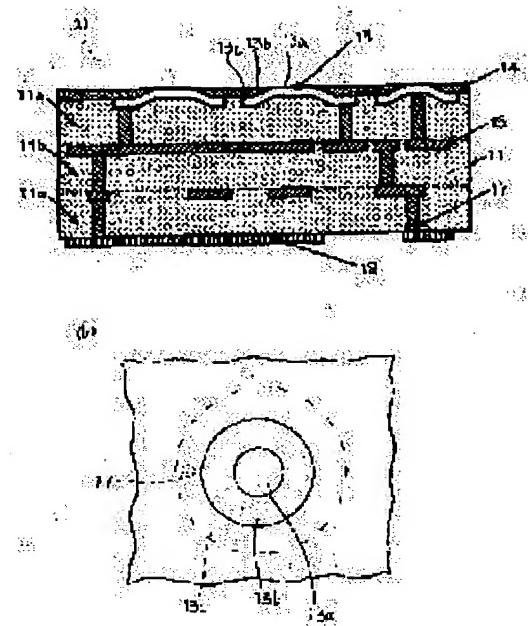
(72)Inventor : IMOTO AKIRA  
MATSUMOTO YUZURU  
FUKAMIZU NORIMITSU

## (54) CIRCUIT BOARD, MANUFACTURING METHOD THEREFOR AND CIRCUIT BOARD DEVICE

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a circuit board which can stably mount electronic component and can suppress the corrosion of an overcoat layer and to provide the manufacturing method and a circuit board device.

**SOLUTION:** The circuit board has a conductor pad 13 arranged on the surface of a substrate 11 and an overcoat layer 14 coating the outer peripheral part of the conductor pad 13. The center part of the conductor pad 13 is exposed from the overcoat layer 14. The exposed face 13a of the conductor pad 13 and the surface of the overcoat layer 14 are on the same plane and a part of the conductor pad 13 is buried in the substrate 11.



### LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁(JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-198637

(P2002-198637A)

(43) 公開日 平成14年7月12日(2002.7.12)

(51) Int. C17

H05K 3/34  
1/02  
3/46

識別記号

501

F I

H05K 3/34  
1/02  
3/46

テマコード(参考)

D 5E319  
L 5E338  
Q 5E346

審査請求 未請求 請求項の数5

O L

(全6頁)

(21) 出願番号

特願2000-396624(P2000-396624)

(22) 出願日

平成12年12月27日(2000.12.27)

(71) 出願人 000006633

京セラ株式会社

京都府京都市伏見区竹田鳥羽殿町6番地

(72) 発明者 井本 晃

鹿児島県国分市山下町1番4号 京セラ株式会社総合研究所内

(72) 発明者 松本 譲

鹿児島県国分市山下町1番4号 京セラ株式会社総合研究所内

(72) 発明者 深水 則光

鹿児島県国分市山下町1番4号 京セラ株式会社総合研究所内

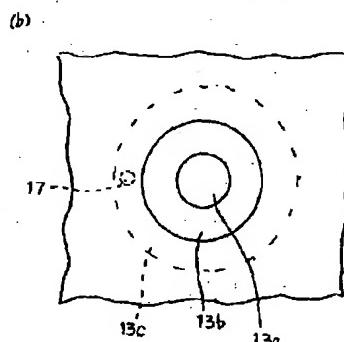
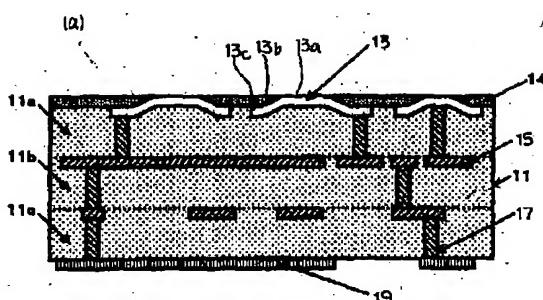
最終頁に続く

(54) 【発明の名称】回路基板およびその製法並びに回路基板装置

(57) 【要約】

【課題】電子部品等を安定して実装できるとともに、オーバーコート層の腐食を抑制できる回路基板およびその製法並びに回路基板装置を提供する。

【解決手段】基板11の表面に設けられた導体パッド13と、該導体パッド13の外周部を被覆するオーバーコート層14とを具備するとともに、導体パッド13の中央部がオーバーコート層14から露出する回路基板であって、導体パッド13の露出面13aとオーバーコート層14の表面が同一平面上にあり、かつ導体パッド13の一部が基板内部11に埋設されているものである。



**【特許請求の範囲】**

**【請求項1】** 基板の表面に設けられた導体パッドと、該導体パッドの外周部を被覆するオーバーコート層とを具備するとともに、前記導体パッドの中央部が前記オーバーコート層から露出する回路基板であって、前記導体パッドの露出面と前記オーバーコート層の表面が同一平面上にあり、かつ前記導体パッドの一部が前記基板内部に埋設されていることを特徴とする回路基板。

**【請求項2】** 導体パッドの外周部が基板内部に埋設されていることを特徴とする請求項1記載の回路基板。

**【請求項3】** オーバーコート層中における導体パッドが、基板側に向けて拡径していることを特徴とする請求項1または2記載の回路基板。

**【請求項4】** 支持体表面にオーバーコート層成形体を形成する工程と、該オーバーコート層成形体に貫通孔を形成する工程と、該オーバーコート層成形体の貫通孔内に導電性ペーストを充填するとともに、前記貫通孔の回りのオーバーコート層成形体上に導電性ペーストを塗布する工程と、該導電性ペーストが充填、塗布されたオーバーコート層成形体上に、絶縁層成形体と内部導体パターンとを有する基板成形体を形成する工程と、前記支持体を除去して焼成する工程とを具備することを特徴とする回路基板の製法。

**【請求項5】** 請求項1乃至3のうちいずれかに記載の回路基板の導体パッドに、電子部品またはマザーボードの接続端子が接続されていることを特徴とする回路基板装置。

**【発明の詳細な説明】****【0001】**

**【発明の属する技術分野】** 本発明は回路基板およびその製法並びに回路基板装置に関するものである。

**【0002】**

**【従来技術】** 従来、回路基板の表面には導体パッドおよびオーバーコート層が形成されていた。このオーバーコート層の役割は、①導体パッドを機械的損傷から守る、②導体パッドのケミカルマイグレーションを防ぐ、③半田付け等で接続された場合のピーリング応力による損傷から守る為に導体パッド周辺を押さえる、といったことが挙げられる。

**【0003】** 従来、導体パッドおよびオーバーコート層は、基板成形体を形成し、その上面に導電性ペーストを所定形状に印刷し、基板成形体の上面に、導電性パターンの一部が露出するように絶縁材料を印刷してオーバーコート層成形体を形成し、焼成することにより形成されていた。

**【0004】** 図3はこのような回路基板を示すもので、従来の回路基板は、基板51と、この基板51の表面に形成された導体パッド55、裏面導体56と、基板51の内部に形成された内部導体53と、内部導体53を接続するビアホール導体52と、絶縁層51a、51b、

51cと、オーバーコート層54とから構成されている。

**【0005】**

**【発明が解決しようとする課題】** ところが、上記従来の方法では導体パッド55の露出面よりも高い位置にオーバーコート層54が存在する場所が存在する。この為に、例えばそれが部品搭載用の導体パッド55の場合には、電子部品の導体パッド55への接続不良が発生したり、電子部品を実装しても電子部品のグラツキが発生したり、電子部品下部に、特に導体パッド55とオーバーコート層54の段差部にフラックスの残渣が残り、導体パッド55が腐食（ケミカルマイグレーション）するといった問題が生じていた。また、マザーボード実装用の導体パッド55の場合も同様の問題が生じていた。

**【0006】** このような問題を解決する為の手段として、オーバーコート層54を薄層化することが考えられるが、従来の方法では、導体パッド55の上面に、オーバーコート層54を形成する限り、必然的に導体パッド55とのオーバーラップ近傍では段差が生じ、この部分にフラックスの残滓が残るという問題があった。

**【0007】** 本発明は、電子部品等を安定して実装できるとともに、フラックスを確実に除去して導体パッドの腐食を抑制できる回路基板およびその製法並びに回路基板装置を提供することを目的とする。

**【0008】**

**【課題を解決するための手段】** 本発明の回路基板は、基板の表面に設けられた導体パッドと、該導体パッドの外周部を被覆するオーバーコート層とを具備するとともに、前記導体パッドの中央部が前記オーバーコート層から露出する回路基板であって、前記導体パッドの露出面と前記オーバーコート層の表面が同一平面上にあり、かつ前記導体パッドの一部が前記基板内部に埋設されていることを特徴とする。

**【0009】** 本発明では、導体パッドの露出面とオーバーコート層の露出面が同一平面上にあるため、導体パッドに電子部品を確実に実装できるとともに、電子部品のグラツキを防止でき、また、本発明の回路基板をマザーボードに確実に実装できるとともに、本発明の回路基板のグラツキを防止できる。

**【0010】** また、導体パッドとオーバーコート層間に段差がないため、基板表面は凹凸がなく、電子部品等を実装したとしても、フラックスの残渣も残りにくくなり、さらにオーバーコート層の厚みを20μm以上とすることことができたため、導体パッドのケミカルマイグレーションを防止できる。

**【0011】** また、本発明では、導体パッドの一部が基板内部に埋設されているため、導体パッドの基板への密着強度を向上でき、同時に半田付け等で接続された場合のピーリング応力による損傷から守ることができる。特に、導体パッドの外周部が基板内部に埋設されているこ

とが望ましい。

【0012】本発明の回路基板では、オーバーコート層中における導体パッドが、基板側に向けて拡径していることが望ましい。このような構造によれば、さらに上記ピーリング応力による損傷を防止できる。

【0013】本発明の回路基板の製法は、支持体表面にオーバーコート層成形体を形成する工程と、該オーバーコート層成形体に貫通孔を形成する工程と、該オーバーコート層成形体の貫通孔内に導電性ペーストを充填するとともに、前記貫通孔の回りのオーバーコート層成形体上に導電性ペーストを塗布する工程と、該導電性ペーストが充填、塗布されたオーバーコート層成形体上に、絶縁層成形体と内部導体パターンとを有する基板成形体を形成する工程と、前記支持体を除去して焼成する工程とを具備する製法である。

【0014】例えば、支持体表面に感光性樹脂を含有するオーバーコート層成形体を形成し、このオーバーコート層成形体を露光現像して、貫通孔を形成したり、支持体表面に形成されたオーバーコート層成形体に、レーザにより貫通孔を形成し、この貫通孔内に導電性ペーストを充填するとともに、貫通孔の周りのオーバーコート層成形体上に導電性ペーストを塗布し、その上に絶縁層成形体と内部導体パターンとを有する基板成形体を形成し、支持体を剥離し、焼成することにより、回路基板を容易に形成できる。

【0015】導体パッドの一部を基板内部に埋設した構造は、上記オーバーコート層成形体の貫通孔に導電性ペーストを充填するだけでなく、貫通孔の周囲のオーバーコート層成形体上にまで導電性ペーストを塗布し、この上に絶縁層成形体を形成するセラミックペーストを塗布することにより容易に得られる。

【0016】さらに、オーバーコート層中における導体パッドが、基板側に向けて拡径している構造は、例えば、オーバーコート層成形体の貫通孔を傾斜して形成することにより容易に得ることができる。このような傾斜した貫通孔は、例えば、感光性樹脂を含有するオーバーコート層を、露光、現像条件を変更することにより容易に形成できる。

【0017】本発明の回路基板装置は、上記回路基板の導体パッドに、電子部品またはマザーボードの接続端子が接続されていることを特徴とする。

#### 【0018】

【発明の実施の形態】図1は本発明の回路基板の一例を示すもので、この回路基板は、基板11と、この基板11の表面に形成された導体パッド13と、この導体パッド13の一部を被覆するオーバーコート層14とから構成されている。

【0019】基板11は、3層の絶縁層11a～11cと、これらの絶縁層11a～11c間に形成された内部導体15と、これらの内部導体15を接続するビアホー

ル導体17と、裏面導体19から構成されている。

【0020】導体パッド13とオーバーコート層14とは一部がオーバーラップし、かつ表面上、導体パッド13の上面とオーバーコート層14の上面が同じ高さ、即ち同一平面上にある。この構造を実現させる為に、導体パッド13の一部、具体的にはオーバーラップ部の導体を基板11内部に埋設する構造をとっている。この構造によりパッド密着強度の優れた回路基板を実現できる。

【0021】具体的には、導体パッド13は、図1(a)、(b)に示すように、表面に露出し、電子部品等が半田等で接続される円形状の露出部13a、露出部13aの外周に設けられたリング状の傾斜部13b、傾斜部13bの外周に設けられたリング状の基板埋設部13cから構成されており、傾斜部13bは基板側に向けて拡径している。基板埋設部13cは、基板への密着強度を向上するという点から、長いことが望ましいが、導体パッド13の大型化を防止するため、50～200μmであることが望ましい。尚、図1(b)は、理解を容易にするため、オーバーコート層14を除去して記載した平面図である。

【0022】基板11は、3層の絶縁層11a～11cからなり、例えば、各々900℃で焼成可能なガラスセラミックスからなる。ガラスセラミックスはアルミナ、シリカ、フォルステライト、コーデュライト、ガーナイト、MgTiO<sub>3</sub>、MgTiO<sub>3</sub>-CaTiO<sub>3</sub>から選ばれる1種と、結晶性ガラスとから形成されている。

【0023】また、導体パッド13、裏面導体19、内部に形成された内部導体15および内部導体15を接続するビアホール導体17は銀を主成分とし、収縮および熱膨張率を基板と合わせる為のガラスを添加している。

【0024】オーバーコート層14は基本的には基板材料と同一材料で構わないが、色調を変化させたい場合は酸化クロム等を微量添加する。

【0025】本発明の回路基板の製法を図2をもとに説明する。まず、支持体21を準備する。支持体21は剛性があり、熱膨張率が小さく、廉価なものが好ましい。熱膨張率が小さい方が好ましい理由は、乾燥等で熱がかかった際の膨張歪が無いほうがよい為である。例えば、ガラス基板が好ましい。

【0026】次に、図2(a)に示すように、支持体21の表面にオーバーコート層成形体23を形成する。オーバーコート層成形体23の材料は、基本的には基板11の絶縁層11a～11c材料と同一材料で構わないが、視認性の観点で色調を変化させたい場合は着色剤を微量添加する。無機系の基板を作製する際は、コバルト、クロム等の酸化物が有効である。

【0027】オーバーコート層成形体23の形成方法は、一般的なスクリーン印刷法でよい。また、オーバーコート層成形体23の平坦性或いはパターンニング精度を重視するならば、層全体をコーティング、乾燥した

後、露光および現像によりパターンニングする方法が好ましい。この2つの方法のどちらを選択するかで、オーバーコート層成形体23材料の粘度が異なる。

【0028】コーティング法の場合、オーバーコート層成形体23材料はネガ型若しくはポジ型の感光性樹脂を含有することが好ましい。例えば、光重合可能なモノマー、i線に感光する光重合開始材、酸価の高いポリマーおよびセラミックスフィラーを含有した感光性オーバーコート層成形体23材料が挙げられる。酸価の高いポリマーは、後工程である現像の際に、アルカリ現像に対応できるという利点が挙げられる。

【0029】本材料をスピンドル法等により支持体21上にコーティング、乾燥する。この後、導体パッドを形成する部分以外を露光する。露光処理は、具体的には、オーバーコート層成形体23に穿孔したい領域が遮光されるようなフォトターゲットを載置して、例えば、超高圧水銀灯(10mW/cm<sup>2</sup>)を光源として用いて露光を行なう。

【0030】露光処理は、例えば、フォトターゲットをオーバーコート層成形体23上に近接または載置して、穿孔したい領域以外の領域に、低圧、高圧、超高圧の水銀灯系の露光光を照射する。これにより、上記以外の領域では、光硬化可能なモノマーが光重合反応を起こす。従って、穿孔したい領域のみが現像処理によって除去可能な溶化部となる。また、最適露光時間はオーバーコート層成形体23の厚み、穿孔したい領域の寸法等で決まる。露光装置は所謂写真製版技術に用いられる一般的なものでよい。

【0031】その後、例えばトリエタノールアミン水溶液のようなアルカリ現像液を用いて現像する。現像処理は、フォトターゲットを除去した後、オーバーコート層成形体23の溶化部をスプレー現像法やパドル現像法によって、現像液で除去するものである。その後、必要に応じて洗浄および乾燥を行ない、貫通孔25を形成する。

【0032】尚、導体パッド13の傾斜部13bを基板側に向けて拡径するためには、感光性樹脂を含有するオーバーコート層成形体23を、露光部不溶化にし、露光、現像条件を変更して現像不足気味にすることにより、傾斜した貫通孔25を形成することにより容易に形成できる。

【0033】次にそのオーバーコート層成形体23のパターンニングされた部分、即ち貫通孔25およびその外周部に導電性ペーストを塗布して導体パターン27を形成する。導体形成方法は予め設計されたパターンを印刷する一般的なスクリーン印刷法でよい。

【0034】導電性ペーストは、低融点で且つ低抵抗の金属材料である例えば銀粉末と、硼珪酸系低融点ガラス、例えばB<sub>2</sub>O<sub>3</sub>-SiO<sub>2</sub>-BaOガラス、CaO-B<sub>2</sub>O<sub>3</sub>-SiO<sub>2</sub>ガラス、CaO-Al<sub>2</sub>O<sub>3</sub>-B<sub>2</sub>O<sub>3</sub>-

SiO<sub>2</sub>ガラスと、有機バインダ、例えばエチルセルロースと、有機溶剤、例えば2,2,4-トリメチル-1,3-ペンタジオールモノイソブチレートに混合し、3本ローラーにより均質混練して作製される。

【0035】次に導体パターン27およびオーバーコート層成形体23以外の回路基板部分を形成する。具体的には、図2(c)に示すように、導体パターン27が形成されたオーバーコート層成形体23上に、絶縁層成形体29をスピンドル法等で形成する。

【0036】絶縁層成形体29材料は、例えば、セラミック原料粉末と、光硬化可能なモノマー、例えばポリオキシエチル化トリメチロールプロパントリアクリレートと、有機バインダ、例えばアルキルメタクリレートと、可塑剤と、有機溶剤、例えばエチルカルビトールアセテートに混合し、ボールミルで混練して作製される。

【0037】セラミック原料粉末としては、例えば、金属元素として少なくともMg、Ti、Caを含有する複合酸化物であって、その金属元素酸化物による組成式を(1-x)MgTiO<sub>3</sub>-xCaTiO<sub>3</sub>(但し、式中xは重量比を表し、0.01≤x≤0.15)で表される主成分100重量部に対して、硼素含有化合物をB<sub>2</sub>O<sub>3</sub>換算で3~30重量部、アルカリ金属含有化合物をアルカリ金属炭酸塩換算で1~25重量部添加含有してなるものが用いられる。

【0038】尚、上述の実施例では溶剤系スリップ材を作製しているが、上述のように親水性の官能基を付加した光硬化可能なモノマー、例えば多官能基メタクリレートモノマー、有機バインダ、例えばカルボキシル変性アルキルメタクリレートを用いて、イオン交換水で混練した水系スリップ材であっても良い。

【0039】セラミック原料粉末としては、例えば、ガラス材料であるSiO<sub>2</sub>、Al<sub>2</sub>O<sub>3</sub>、ZnO、MgO、B<sub>2</sub>O<sub>3</sub>を主成分とする結晶化ガラス粉末70重量%と、セラミック材料であるアルミナ粉末30重量%とからなるものも用いられる。セラミック原料粉末は、特に限定されるものではない。

【0040】塗布後の乾燥条件は60~80°Cで20分乾燥であり、乾燥された絶縁層成形体29の厚みは、例えば100μmである。ビアホール導体に相当する部分40は穿孔が必要である。穿孔方法は上述のフォトリソグラフィ技術を適用し、導電性ペーストを充填して形成される。

【0041】次に、絶縁層成形体29上に、上述の導電性ペーストを所定の内部導体パターンの形成可能なスクリーン(図示せず)を介して、印刷・乾燥することにより、内部導体パターンを形成する。

【0042】このような工程を繰り返して、支持板21上に、3層の絶縁層成形体29を有する基板成形体を形成する。

【0043】次に、必要に応じて、基板成形体の形状を

プレスで整えたり、分割溝を形成し、支持板21から基板成形体を取り外す。

【0044】次に、焼成を行う。焼成は、脱バインダー工程と、本焼成工程からなる。脱バインダー工程は、概ね600°C以下の温度領域であり、絶縁層成形体29および内部導体パターン等に含まれている有機バインダ、光硬化可能なモノマを消失する過程であり、本焼成工程は、ピーク温度850～1050°C、例えば、ピーク温度900°Cで30分焼成する。

【0045】このような製法により、導体パッド13の一部とオーバーコート層14がオーバーラップし、導体パッド13とオーバーコート層14の上面が同一平面となる本発明の回路基板が得られる。

【0046】また、本発明の回路基板の製法は、オーバーコート層14の形成方法は、予め設計されたパターンを印刷する一般的なスクリーン印刷法でよいが、オーバーコート層の平坦性或いはパターンニング精度を重視するならば、層全体をコーティング、乾燥した後、露光および現像によりパターンニングする方法が好ましい。

【0047】また、樹脂の吸湿の問題等で化学的処理を避けたい場合は、層全体をコーティング、乾燥した後、レーザ照射によりパターンニングする方法が好ましい。レーザの種類は、本発明で特定されるものではないが、例えば炭酸ガス、YAGが一般的には好ましい。

【0048】さらに、上記例では、セラミック多層回路基板について説明したが、本発明の回路基板は、焼成工程を得ない有機樹脂製の回路基板であっても良い。

【0049】本発明の回路基板装置は、上記回路基板の導体パッド13に、電子部品の接続端子を半田等で接続して構成されている。また、マザーボードの接続端子に、上記回路基板の導体パッド13を半田等で接続して

構成されている。

【0050】このような回路基板装置では、回路基板表面は凹凸がないため、電子部品を確実に実装できとともに、フラックスを確実に除去することができる。また、回路基板を、マザーボードに確実に実装できとともに、フラックスを確実に除去することができる。

【0051】

【発明の効果】本発明の回路基板では、導体パッドとオーバーコート層がオーバーラップし、導体パッドとオーバーコート層の表面が同じ高さにある構造を実現することにより、電子部品の実装時の不安定さを解消でき、フラックス等の洗浄残渣の除去も容易であることから信頼性も確保でき、ケミカルマイグレーションを確保できるオーバーコート層の厚みも実現でき、かつ導体パッド部周辺をオーバーコート層で押さえることにより導体パッドの密着強度の優れた回路基板を実現できる。

【図面の簡単な説明】

【図1】本発明の回路基板を示すもので、(a)は断面図、(b)は導体パッドの近傍を示す平面図である。

【図2】本発明の回路基板の製法を説明するための工程図である。

【図3】従来の回路基板の断面図を示す。

【符号の説明】

11…基板

13…導体パッド

14…オーバーコート層

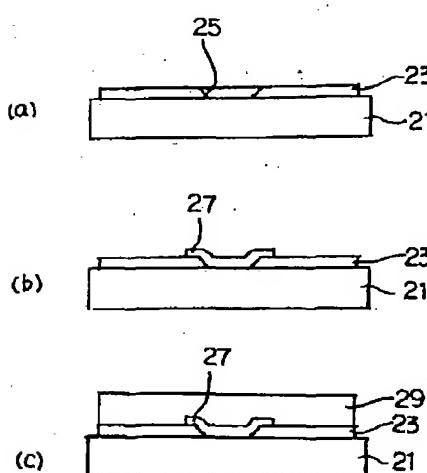
21…支持板

23…オーバーコート層成形体

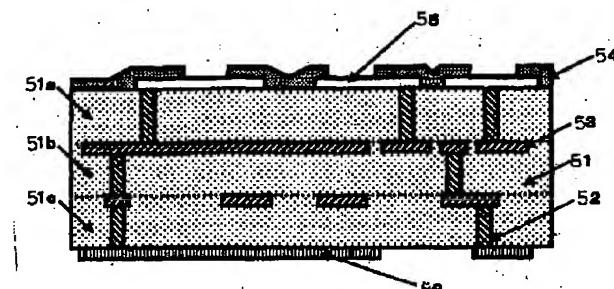
25…貫通孔

29…絶縁層成形体

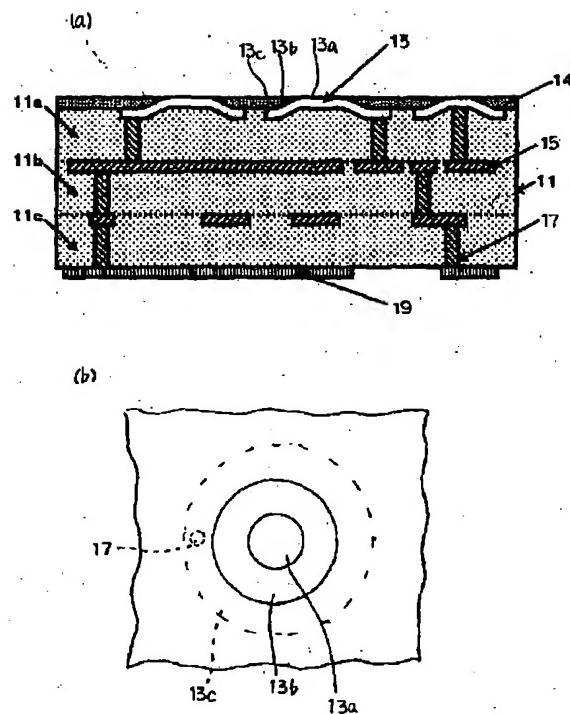
【図2】



【図3】



【図1】




---

フロントページの続き

Fターム(参考) 5E319 AA03 AA07 AB05 AC13 BB05  
 5E338 AA03 BB63 CC01 CD05 CD33  
 EE26  
 5E346 AA04 AA15 AA17 AA41 BB01  
 BB16 CC18 DD03 DD34 EE23  
 FF18 GG06 GG07 HH11